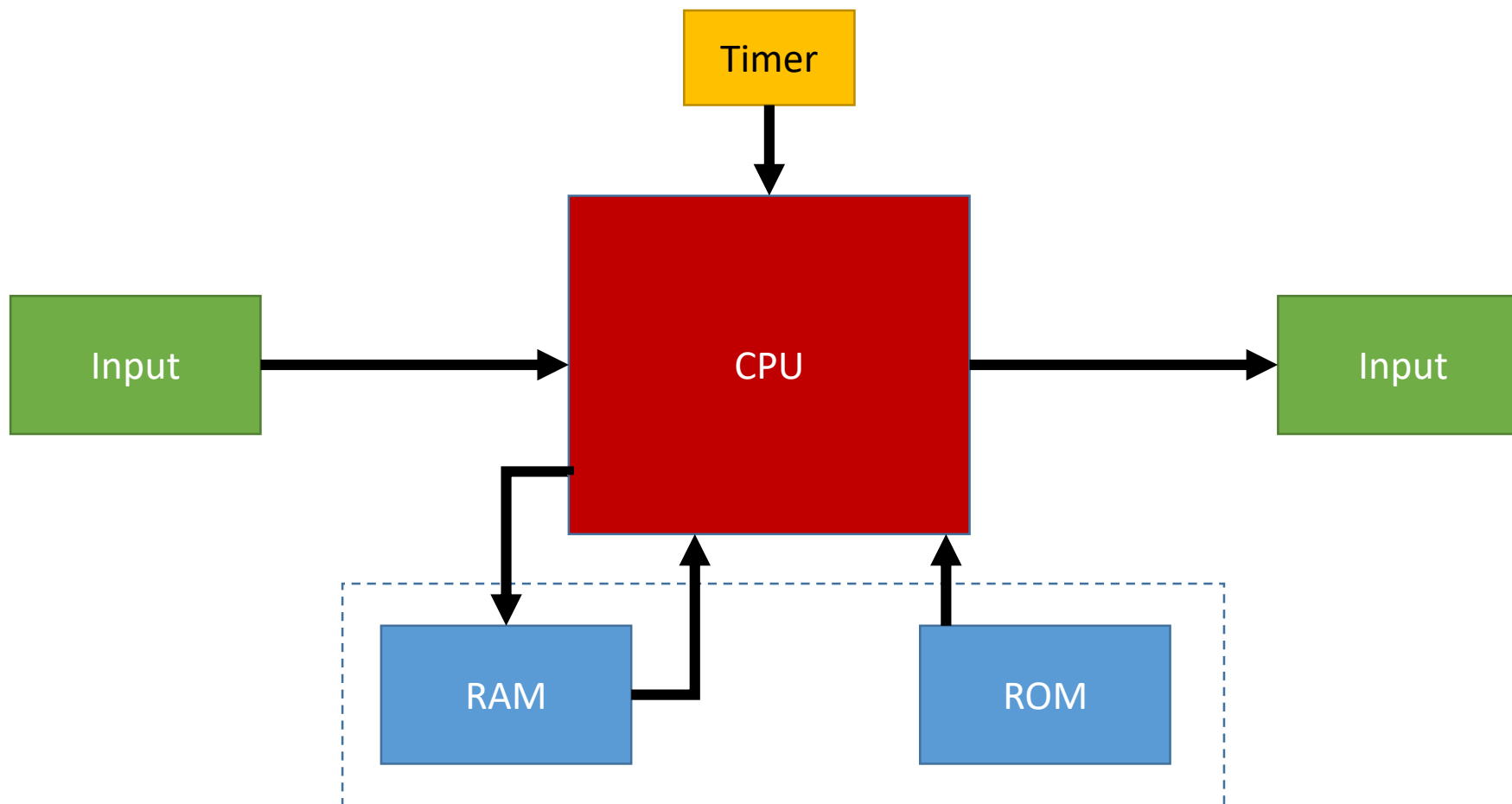


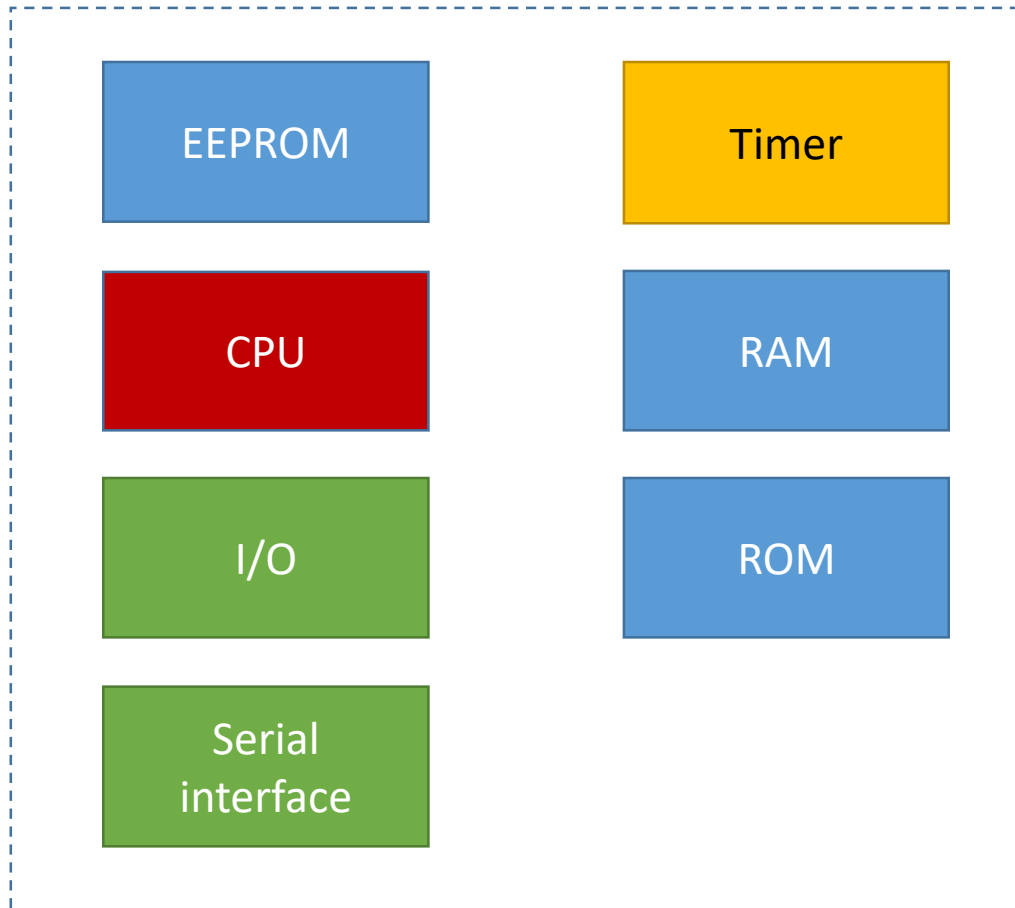
آزمایشگاه ریز پردازنده

محمود نادران طحان

ریز پردازنده (micro-processor) تراشه‌های مختلف روی برد









میکرو کنترلر (micro-controller) واحدهای مختلف در یک تراشه



به جز پردازنده مرکزی واحدهای دیگری نیز در تراشه میکرو کنترلر هستند.

انواع مختلف حافظه:
ROM به عنوان حافظه یکبار نوشتن و غیر قابل تغییر
RAM به عنوان حافظه خواندن/نوشتن
EEPROM به عنوان حافظه ROM قابل برنامه ریزی

انواع درگاه‌های ورودی و خروجی
نمایشگر LCD
استپ موتور
حسگرهای آنالوگ
صوت
واسط‌های انتقال داده
....

Vendor	Families	Derivative
	AVR	ATmega16
	8051	AT83EB5114
	PIC	PIC16F877A
	V850	V850ES
	HC12	MC9S12XEP100
	TM4C	TM4C123GH6PM

LPC 1768

from NXP/Philips semiconductor

ARM 32-bit Cortex-M3 Microcontroller

CPU clock up to 100MHz

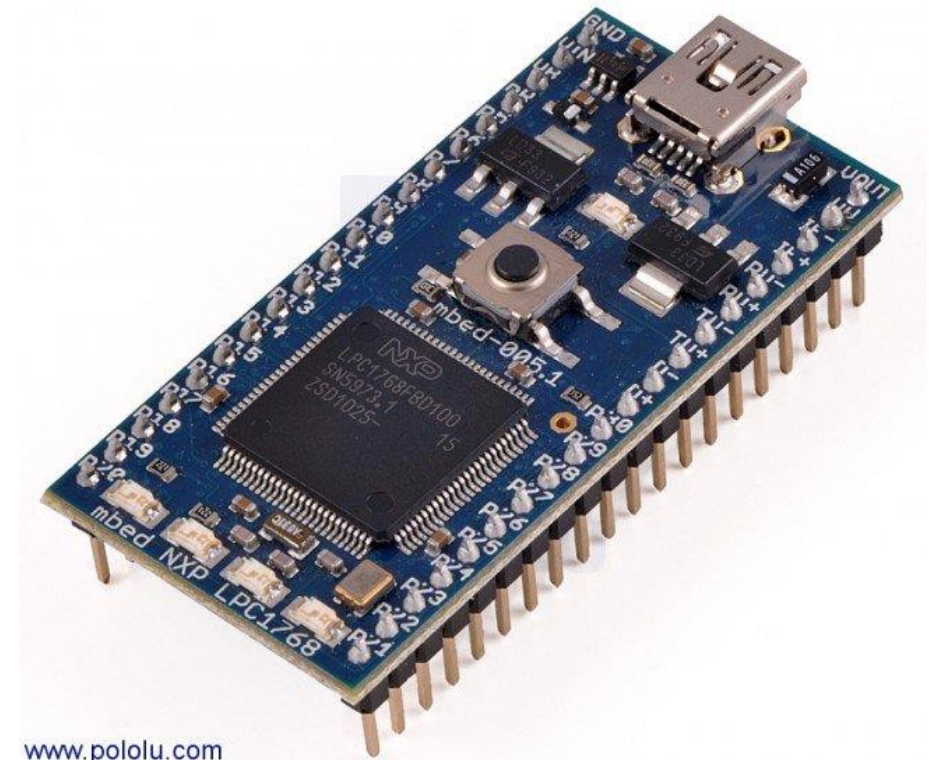
512kB on-chip Flash ROM and 64kB RAM

Ethernet 10/100 MAC

USB 2.0 full-speed Device controller

12-bit ADC with 8 channels, 10-bit DAC

Motor control PWM for three-phase Motor control



www.pololu.com

70 پایه عمومی ورودی/خروجی (GPIO) که در 5 پورت دسته بنده شده‌اند

PORT0 شامل 28 پایه که به شکل P0[0] تا P0[30] شماره گذاری شده‌اند. توجه کنید که شماره‌های 12، 13 و 14 رزرو هستند.

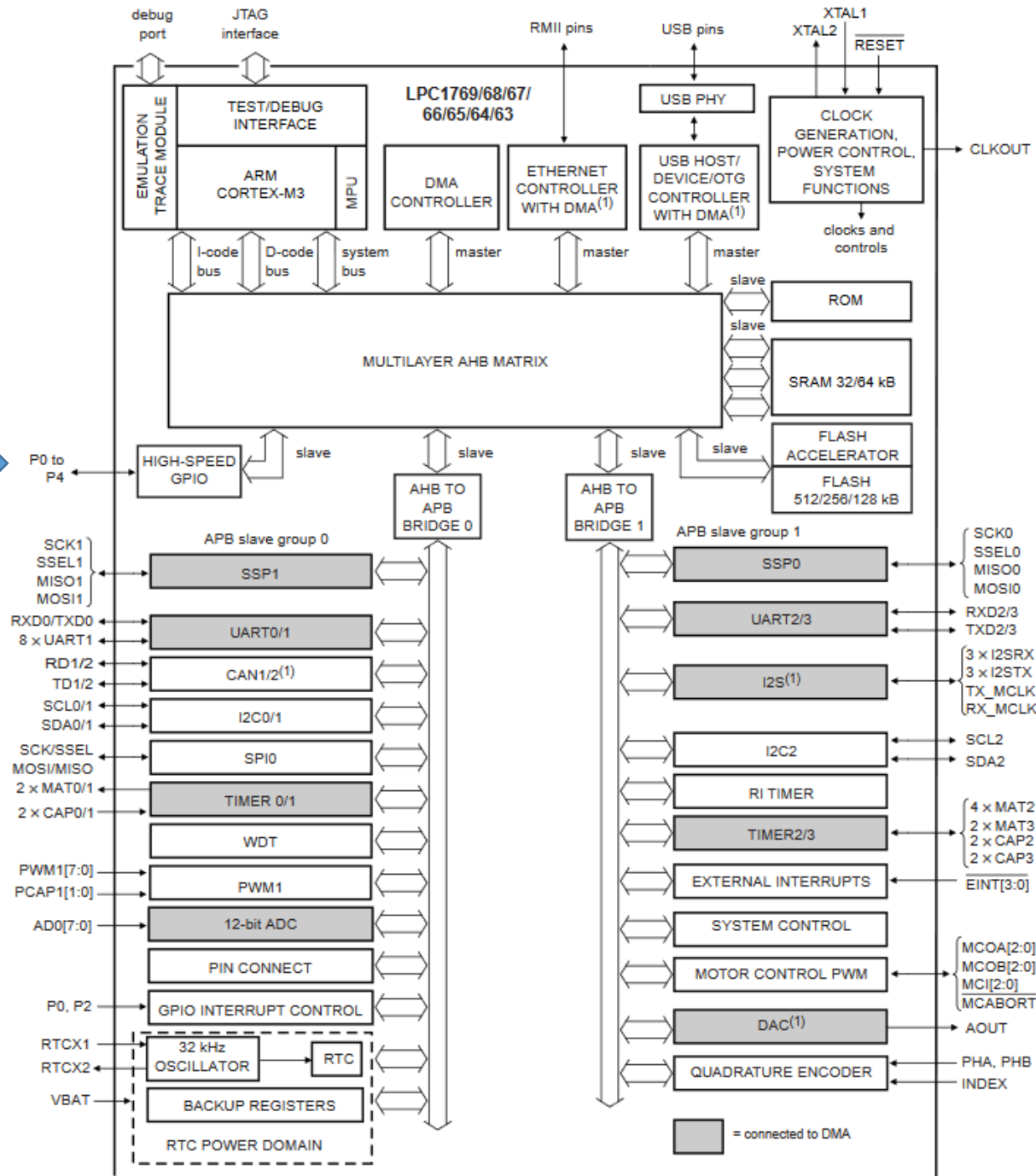
PORT1 شامل 24 پایه که عبارتند از P1[0] و P1[1] تا P1[4] تا P1[8] تا P1[14] تا P1[31]

PORT2 شامل 14 پایه که عبارتند از P2[0] تا P2[13]

PORT3 شامل 2 پایه P3[25] و P3[26]

PORT4 شامل 2 پایه P4[28] و P4[29]

کار کردن با این پورت‌ها توسط تعدادی رجیستر انجام می‌شود



جهت دهی به پورتها

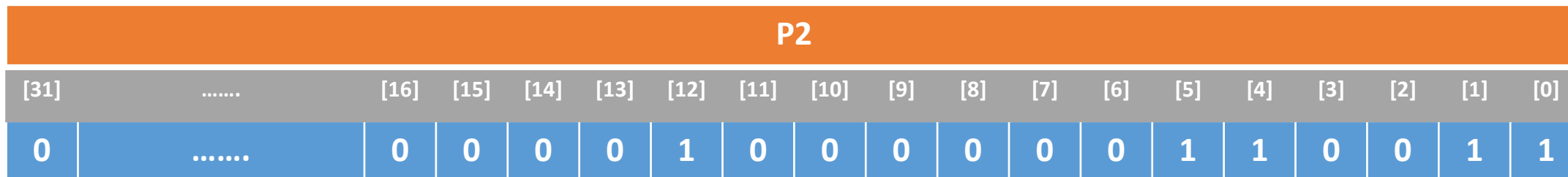
رجیستر جهت

همه پورتها خروجی باشند

ساختار داده‌ای که برای پورتها به کار می‌رود

LPC_GPIO1->FIODIR=0xFFFFFFFF

LPC_GPIO2->FIODIR=0x00001033



خروجی

ورودی

یک نمودن پایه‌های
خروجی

رجیستر "یک کردن" به معنی مقدار Vdd

```
LPC_GPIO1->FIOSET=0x00001031;
```

P1

[31]	[16]	[15]	[14]	[13]	[12]	[11]	[10]	[9]	[8]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
0	0	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	1

پورت p1[0] خروجی است و مقدار آن Vdd است یعنی یک منطقی

صفر نمودن پایه‌های
خروجی

رجیستر "صفر کردن" به معنی مقدار GND

```
LPC_GPIO1->FIOCLR=0x00008000;
```

P1

[31]	[16]	[15]	[14]	[13]	[12]	[11]	[10]	[9]	[8]	[7]	[6]	[5]	[4]	[3]	[2]	[1]	[0]
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

پورت p1[15] خروجی است و مقدار آن GND است یعنی صفر منطقی

تنظیم پایه P0[4] به خروجی و دادن مقدار 1 به آن

```
LPC_GPIO0->FIODIR |= (1<<4); // Config P0.4 as Output  
LPC_GPIO0->FIOSET |= (1<<4); // Make output High for P0.4
```

تنظیم پایه‌های P0[5] و P0[11] به خروجی و دادن مقدار 1 به آن‌ها

```
LPC_GPIO0->FIODIR |= (1<<5) | (1<<11); // Config P0.5 and P0.11 as Output  
LPC_GPIO0->FIOSET |= (1<<5) | (1<<11); // Make output High for P0.5 and P0.11
```

```
#include <lpc17xx.h>
void delay(void);

int main(void)
{
    // Configure pins 0 to 3 on Port 0 as Output
    while(1) {
        // Output HIGH
        delay();
        // Output LOW
        delay();
    }
    return 0; // normally this wont execute!
}

void delay(void) //Hardcoded delay function
{
    int count, i=0;
    for(count=0; count < 6000000; count++) { // You can edit this as per your needs
        i++;
    }
}
```

خواندن و نوشتن در پورتها

```
i = LPC_GPIO1->FIOPIN;
```

```
/* read the 32-bit FIOPIN registers, which corresponds to  
 * 32 physical pins of PORT0. We use AND logic to test if JUST the  
 * pin number 2 is set  
 */  
if (LPC_GPIO0->FIOPIN & (1 << 2))
```

LPC_GPIO0->FIODIR	Direction of the port pins, 1 = output
LPC_GPIO0->FIOPIN	Read: Sensed inputs of the port pins, 1 = HIGH Write: Control voltage level of the pin, 1 = 3.3v
LPC_GPIO0->FIOSET	Write only: Any bits written 1 are OR'd with FIOPIN
LPC_GPIO0->FIOCLR	Write only: Any bits written 1 are AND'd with FIOPIN


```
/* Make direction of PORT0.3 as OUTPUT */
LPC_GPIO0->FIODIR |= (1 << 3);

/* Setting bit 3 to 1 of IOPIN will turn ON LED
 * and resetting to 0 will turn OFF LED.
 */
LPC_GPIO0->FIOPIN |= (1 << 3);

/* Faster, better way to set bit 3 (no OR logic
needed) */
LPC_GPIO0->FIOSET = (1 << 3);

/* Likewise, reset to 0 */
LPC_GPIO0->FIOCLR = (1 << 3);
```

پوشش/نقاب پورت

```
LPC_GPIO1->FIOMASK = 0xFFFFEFFF;
```

فقط پایه P1[16] می‌تواند تغییر کند (FIOCLR، FIOSET، FIOPIN)