

دانشگاه شهید چمران اهواز
معاونت آموزشی و تحصیلات تکمیلی
طرح درس ویژه درس‌های تحصیلات تکمیلی دانشگاه

نام و نام خانوادگی استاد: ابراهیم فرشیدی	مرتبه علمی: استاد	آدرس ایمیل: farshidi@scu.ac.ir
دانشکده: مهندسی	گروه: برق	نیمسال تحصیلی: اول ۹۸-۹۹
دوره تحصیلی: تحصیلات تکمیلی	نام درس: مدارهای مجتمع خطی CMOS	تعداد واحد: ۳
جایگاه درس در برنامه درسی دوره: اجباری		
<p style="text-align: right;">هدف کلی:</p> <p>هدف از ارائه این درس آشنایی با اصول و تکنیک‌های طراحی مدارهای مجتمع براساس تکنولوژی CMOS است.</p>		
<p style="text-align: right;">اهداف یادگیری:</p> <ul style="list-style-type: none"> ✓ آشنایی با مباحث مربوط به ساختار و عملکرد ترانزیستورهای CMOS ✓ آشنایی با اصول و تکنیک‌های طراحی مدارهای مجتمع براساس تکنولوژی CMOS ✓ آشنایی با قواعد طراحی تقویت کننده های عملیاتی ✓ تکنیک‌های برای طراحی تقویت کننده‌های عملیاتی و ویژگی‌های آنها ✓ بعضی از کاربردهای تقویت کننده‌های عملیاتی 		
<p style="text-align: right;">رفتار ورودی:</p> <p>گذراندن دروس الکترونیک ۲ و ۳ برای آشنایی با المان پایه ترانزیستور و نیز تقویت کننده های پایه</p>		
<p style="text-align: right;">مواد و امکانات آموزشی:</p> <p>۱- نرم افزار شبیه ساز HSPICE</p>		
<p style="text-align: right;">روش تدریس:</p> <p>سخنرانه، نمایش، lecture note ها با پروژکتور، بحث گروهی و ترکیبی که با توجه به هدف یا اهداف مواد درسی انتخاب می شوند.</p>		

وظایف دانشجوی:

- ۱- انجام حضور و غیاب در هر جلسه و الزامی بودن موارد انضباطی دانشجویان (تاخیر، عدم توجه به درس و غیره)
- ۲- نوشتن مطالب عنوان شده در کلاس و تحویل به موقع تمرین‌ها و پروژه‌های داده شده
- ۳- تهیه کتاب مرجع اصلی و نیز تهیه lecture note ها در هر جلسه و پیش از شروع هر مبحث
- ۴- کسب موفقیت در ارزیابی‌ها اعم از آزمونهای میان ترم و پایان ترم و تکالیف

شیوه آزمون و ارزیابی:

چهار سری تکلیف و پروژه نرم افزاری - چهار سری تمرین دستی - امتحان میان ترم - امتحان پایان ترم

منابع درس:

1. B. Razavi, "Design of Analog CMOS Integrated Circuits", 2nd edition , McGraw-Hill, 2017
2. T Carosune, D. Johns and K. Martin" Analog Integrated Circuit Design" 2nd edition ,wiley, 2009
3. Analysis and Design of Analog Integrated Circuits, by P.R.Gray and Meyer, 5th edition , J.wiley&Sons, 2013

همکاران ارجمند می‌توانند برای آگاهی بیشتر درباره روش‌ها و فنون تدریس و به‌ویژه روش تهیه طرح درس، نگاه کنند به: حسن شعبانی، مهارت‌های آموزشی و پرورشی (روش‌ها و فنون تدریس)، ۲ جلد، تهران: سازمان مطالعه و تدوین کتب علوم انسانی دانشگاهها (سمت)، ۱۳۹۰.

هفته یکم
(۹۸/۶/۲۹ تا ۹۸/۶/۲۳)

معرفی و آشنایی با ساختار ترانزیستورهای MOS

هفته دوم
(۹۸/۶/۳۰ تا ۹۸/۷/۵)

بررسی رفتار پیوندهای نیمه هادی تشکیل دهنده ترانزیستورهای MOS

هفته سوم
(۹۸/۷/۱۲ تا ۹۸/۷/۶)

بررسی عملکرد ترانزیستورهای MOS و یافتن رابطه ولتاژ-جریان این ترانزیستورها در نواحی کاری مختلف

هفته چهارم
(۹۸/۷/۱۳ تا ۹۸/۷/۱۹)

آشنایی با چینش ترانزیستورهای MOS و تکنیکهای بهبود آن مانند موازی سازی و استفاده از ساختارهای چند فینگری

هفته پنجم
(۹۸/۷/۲۰ تا ۹۸/۷/۲۶)

بررسی مدل سیگنال کوچک ترانزیستور و محاسبه مقاومت ها و بهره از دید پایه های مختلف ترانزیستورهای

هفته ششم
(۹۸/۸/۳ تا ۹۸/۷/۲۷)

بررسی تقویت کننده های سورس مشترک ، گیت و درین مشترک

هفته هفتم
(۹۸/۶/۱۰ تا ۹۸/۸/۴)

بررسی منابع جریان + معرفی و طراحی منابع جریان ولتاژ پایین کسکد

هفته هشتم
(۹۸/۸/۱۷ تا ۹۸/۸/۱۱)

بررسی تقویت کننده های دیفرانسیلی تمام دیفرانسیلی در دو مد مشترک و دیفرانسیلی

هفته نهم
(۹۸/۸/۲۴ تا ۹۸/۸/۱۸)

بررسی تقویت کننده های دیفرانسیلی خروجی یکسویه در دو مد مشترک و دیفرانسیلی متقارن و نامتقارن

هفته دهم
(۹۸/۹/۱ تا ۹۸/۹/۲۵)

بررسی پاسخ فرکانسی تقویت کننده های تک طبقه و دیفرانسیلی

هفته یازدهم
(۹۸/۹/۸ تا ۹۸/۹/۲)

بررسی نویز در تقویت کننده های مختلف

هفته دوازدهم
(۹۸/۹/۱۵ تا ۹۸/۹/۹)

بررسی تقویت کننده های عملیاتی از نوع OTA با ساختار Cascode

هفته سیزدهم
(۹۸/۹/۲۲ تا ۹۸/۹/۱۶)

بررسی تقویت کننده های عملیاتی از نوع OTA با ساختار + Folded Cascode
Telescopic

بررسی تقویت کننده های افزایش دهنده بهره با استفاده از روش Gain Boosting
بررسی تقویت کننده های عملیاتی دو طبقه و چند طبقه و بدست آوردن پاسخ فرکانسی و نرخ چرخش
در آنها

هفته چهاردهم
(۹۸/۹/۲۹ تا ۹۸/۹/۲۳)

بررسی فیدبک مد مشترک در تقویت کننده تمام تفاضلی
بررسی حاشیه فاز و بهره در تقویت کننده های OTA و مبحث جبران سازی تقویت کننده ها و شکافت
قطبها

هفته پانزدهم
(۹۸/۱۰/۶ تا ۹۸/۹/۳۰)

منابع مرجع مثبتی بر گاف انرژی

هفته شانزدهم
(۹۸/۱۰/۱۳ تا ۹۸/۱۰/۷)

مدارهای سویچ شده خازنی